

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.



(19)

(11) Publication number: **07161833 A**

Generated Document.

PATENT ABSTRACTS OF JAPAN(21) Application number: **05310107**(51) Intl. Cl.: **H01L 21/8242 H01L 27/108 H01L 21/314
H01L 27/04 H01L 21/822 H01L 21/8247
H01L 29/788 H01L 29/792**(22) Application date: **10.12.93**

(30) Priority:

(43) Date of application publication: **23.06.95**

(84) Designated contracting states:

(71) Applicant: **HITACHI LTD**(72) Inventor: **TERAKADO MASAMICHI
SAITO YUTAKA**

(74) Representative:

**(54) DIELECTRIC
LAMINATED FILM**

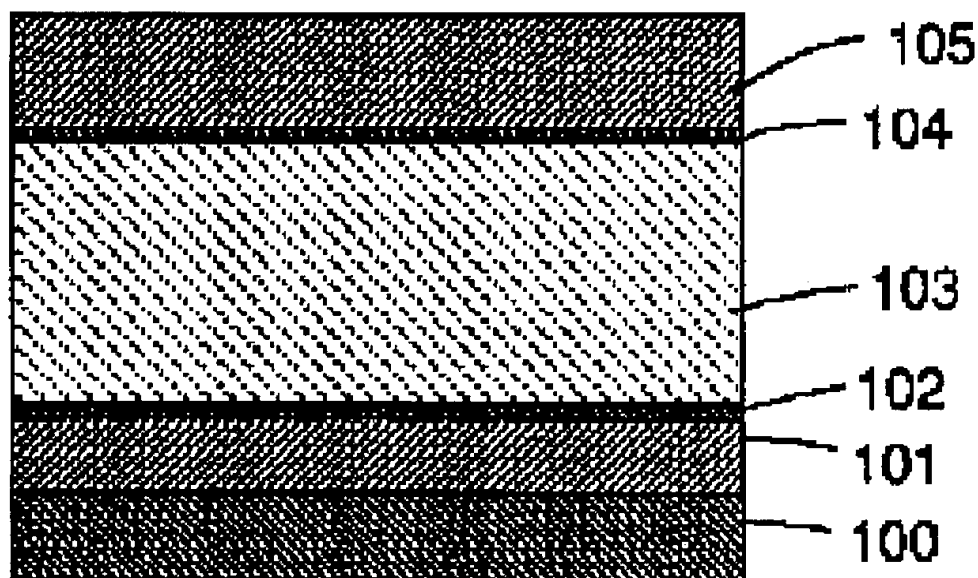
(57) Abstract:

PURPOSE: To obtain the dielectric laminated film which restrains the flow of a leakage current, in which many electric charges can be stored at the same time, whose reliability is enhanced and whose manufacturing process is simplified, by using a laminate of an ordinary dielectric titanium oxide film and a high-dielectric constant film having a perovskite crystal structure.

CONSTITUTION: A Ti thin film 101 is applied onto a substrate 100, a Ti oxide film 102 is then formed on the surface of the thin film by a thermal oxidation operation, and, in succession, a thin film 103 by a high-dielectric constant material is applied onto its upper layer. In addition, a Ti oxide film 104 is formed on the thin film 103 by the high-dielectric constant material, and in succession,

a Ti thin film 105 is formed on its upper layer. Thereby, a desired electric charge is stored in the high-permittivity thin film 103, and a leakage current can be reduced thanks to the Ti oxide film 104.

COPYRIGHT: (C)1995,JPO



(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 7 - 1 6 1 8 3 3

(43) 公開日 平成7年(1995)6月23日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/8242			
	27/108			
	21/314	M 7352-4 M		
		7210-4 M	H 0 1 L	27/10 3 2 5 J
		8832-4 M	27/04	C
審査請求	未請求	請求項の数 8	O L	(全 6 頁)
				最終頁に続く

(21) 出願番号 特願平5-310107

(22) 出願日 平成5年(1993)12月10日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 寺門 正倫

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72) 発明者 斉藤 裕

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(74) 代理人 弁理士 小川 勝男

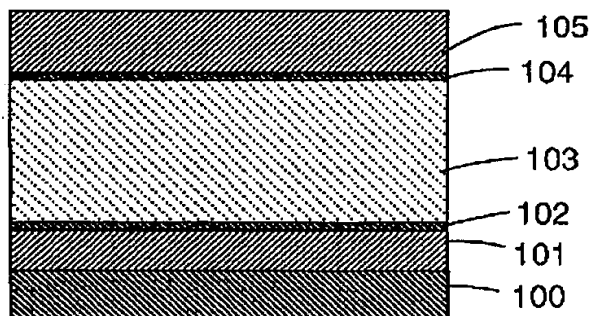
(54) 【発明の名称】 誘電体積層膜

(57) 【要約】

【構成】 半導体集積回路装置の容量絶縁膜を高誘電率の薄膜をチタニウムの酸化物ではさんだ構成とした。

【効果】 本発明により、半導体集積回路装置用誘電体薄膜の形成において該誘電体膜のリーク電流を減少させかつ電荷を多く蓄積できる。本発明は誘電体薄膜を形成する際、該高誘電率薄膜と T i の酸化膜層を積層させて形成することによって、前記高誘電率薄膜に所望の電荷を蓄積させ、かつ前記 T i の酸化膜層によりリーク電流を減少させるような 2 つの効果を同時に与える。

図 1



【特許請求の範囲】

【請求項 1】半導体集積回路装置の容量絶縁膜において、チタニウム（以下 Ti と記す）の酸化膜上に Ti 及び酸素を含む高誘電率材料を積層したことを特徴とする誘電体積層膜。

【請求項 2】半導体集積回路装置の容量絶縁膜において、Ti の酸化膜上に Ti 及び酸素を含む高誘電率材料を積層した誘電体積層膜及び Ti の電極から構成されることを特徴とする電荷蓄積装置。

【請求項 3】半導体集積回路装置の容量絶縁膜において、Ti の酸化膜上に、Ti 及び酸素を含みペロブスカイト構造をとる高誘電率材料を積層したことを特徴とする請求項 1 記載の誘電体積層膜。

【請求項 4】半導体集積回路装置の容量絶縁膜において、Ti の酸化膜及び Ti の電極から構成されることを特徴とする電荷蓄積装置。

【請求項 5】半導体集積回路装置において、Ti の薄膜を形成し、さらに酸素を含む雰囲気中で加熱して前記 Ti 電極上に Ti の酸化膜を形成したあと再度 Ti の薄膜を形成する工程を含むことを特徴とする容量絶縁膜の形成方法。

【請求項 6】半導体集積回路装置において、Ti の薄膜を形成し、さらに酸素を含む雰囲気中で加熱して前記 Ti 電極上に Ti の酸化膜を形成し、さらに連続して Ti と酸素を含むペロブスカイト構造の高誘電率薄膜を形成し、その後再度 Ti の薄膜を形成する工程を含むことを特徴とする容量絶縁膜の形成方法。

【請求項 7】半導体集積回路装置において、Ti の酸化膜を形成したあとさらに前記 Ti の酸化膜上にペロブスカイト型結晶構造を持ち Ti 及び酸素を含む強誘電体薄膜を形成する工程を含むことを特徴とする容量絶縁膜の形成方法。

【請求項 8】半導体集積回路装置において、Ti の酸化膜を形成したあと前記 Ti の酸化膜上にペロブスカイト型結晶構造を持ち Ti 及び酸素を含む強誘電体薄膜を形成し、さらに Ti の酸化膜を順に形成する工程を含むことを特徴とする容量絶縁膜の形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体集積回路装置の容量絶縁膜の構成及びその製造方法に係り、主にスパッタリングによる Ti の酸化膜及びペロブスカイト型の結晶構造を持つ高誘電率材料の薄膜との積層膜形成に関する。

【0002】

【従来の技術】半導体集積回路装置においては絶縁体薄膜を加工し電極を設けた電荷蓄積装置（キャパシタ）が用いられる。近年の半導体集積回路の集積度の向上にともないセル寸法は縮小されつつあり、キャパシタの蓄積電荷は信頼性確保のための下限に近づきつつある。この

ためキャパシタ絶縁膜には単位面積当たりより多くの電荷を蓄積可能な誘電率の高い物質が求められている。この高誘電率の物質としてはペロブスカイト型の結晶構造を持つ Pb-L a-Z r-T i-O 系、B a-P b-Z r-T i-O 系等があるが、リーク電流が大きい傾向があり、対策が求められている。また、強誘電体の自発分極を用いた強誘電体不揮発性メモリを実用化するに当たっても情報の読み書きに際して生じる分極反転による疲労により信頼性が低下するおそれがあった。これに対し、例えば特開平 2-229472 号公報によれば多結晶強誘電体膜及びアモルファス強誘電体膜の積層構造を形成することによりリーク電流の低減及び分極特性の劣化防止が実現されると述べられている。また、特開平 4-344384 号公報によれば誘電体膜をアモルファス強誘電体膜のみから構成することにより安価にかつ信頼性よく強誘電体情報記憶素子を製造することが出来ると述べられている。

【0003】

【発明が解決しようとする課題】前記特開平 2-229472 号公報記載の構成においては多結晶及びアモルファスの強誘電体薄膜を積層させる必要があり、単層の形成においても困難の多い製造工程であり、実現性は明確でない。また、前記特開平 4-344384 号公報記載の誘電体薄膜ではアモルファス構造であるため結晶質の強誘電体膜に比べて誘電率が低いという難点を有していた。

【0004】上記問題に鑑み、本発明では結晶質のペロブスカイト型結晶構造を有する結晶質の高誘電率薄膜と常誘電体である Ti の酸化膜との積層構造を与えることにより信頼性の向上及び製造工程の簡略化を図ることにある。

【0005】

【課題を解決するための手段】上記目的を達成するため、本発明は半導体集積回路装置用誘電体薄膜の形成に関し、結晶質のペロブスカイト型結晶構造を有する結晶質の高誘電率薄膜と常誘電体である Ti の酸化膜とを積層させる構造としたものである。このことによりリーク電流の流れを抑制できると同時に電荷を多く蓄積できるという利点を生ずる。また、Ti の酸化膜の形成はペロブスカイト型結晶より形成が容易であり、生産性向上に寄与する。

【0006】

【作用】本発明を上記構成としたことにより、半導体集積回路装置用誘電体薄膜の形成において該誘電体膜のリーク電流を減少させかつ電荷を多く蓄積できる。本発明は誘電体薄膜を形成する際、単に高誘電率の薄膜を形成するのではなく、該高誘電率薄膜と Ti の酸化膜を積層させて形成することによって、前記高誘電率薄膜に所望の電荷を蓄積させ、かつ前記 Ti の酸化膜によりリーク電流を減少させるような 2 つの効果を同時に与えるよう

な構成としたものである。

【0007】

【実施例】以下、本発明の各種実施例を図面を参照して順に説明する。まず、第一の実施例を図1ないし図4を参照して説明する。図1は基板上に形成した薄膜構成の縦断面図、図2はチタニウム（以下Tiと記す）の薄膜及びTiの酸化膜を形成するスパッタリング装置の縦断面図、図3は高誘電率の材料の薄膜を形成するスパッタリング装置の縦断面図、図4は半導体集積回路への適用例を示す図である。

【0008】前記図1に示す構成は以下のようにして形成される。まずTiの薄膜101を基板100上に被着させた後、前記薄膜表面に熱酸化によりTiの酸化膜102を形成し、続いてその上層に高誘電率材料の薄膜103を被着させる。さらに前記高誘電率材料の薄膜103上にTiの酸化膜104を形成し、続いてその上層にTiの薄膜105を形成し、図1のような構成を得る。

【0009】以上に説明した構成を実現するための方法を以下に述べる。

【0010】図2は、Ti及びTiの酸化膜を形成するための典型的なマグネトロンスパッタリング装置の一実施例を示す縦断面図である。

【0011】図2において、1は真空容器、2は真空容器1に設けられた開口部で絶縁物3を介して取り付けられたスパッタ電極4のターゲット5が真空容器1の内部に面している。ターゲット5の大気側には図示しないターゲット冷却手段が取り付けられる。6は電磁石、7は電磁石6の電源、8はアノード電極、9は真空容器1に設けられた開口部で基板電極10を取り付ける。11は赤外線ランプ、12は赤外線ランプの電源、15は基板、20は直流電源、22はガス導入手段、23は真空排気手段。本実施例では基板15は複数の機能素子（デバイス）を有する半導体基板であるが、一般にはどのようなものでも良い。

【0012】以上の構成において、基板15をセットした状態で真空容器1を真空排気手段23により高真空中に排気した後、ガス導入手段22からアルゴンガス（Ar）を導入して真空容器1の内部を所定の圧力に維持する。ここで、電源7で電磁石6を励磁する。次に、直流電源20でスパッタ電極4に電力を印加してターゲット5の表面近傍でマグネロン放電を発生させ、ターゲット5をスパッタする。このときターゲットの表面近傍には電磁石6によりマグネロン放電に適した磁界が形成されている。このようなスパッタ成膜において、Tiからなるターゲットを用いた場合、Tiの薄膜が基板15上にスパッタ形成される。

【0013】続いて、基板15をセットした状態で真空容器1を真空排気手段23により高真空中に排気した後、ガス導入手段22から酸素ガスを導入して真空容器1の内部を所定の圧力に維持する。ここで電源12で赤外線

ランプ11を動作させ基板15を加熱する。この結果、前記基板15上に形成されたTiの薄膜の酸素にさらされる側にTiの酸化膜が形成される。

【0014】なお、上記実施例は、直流電源20を用いた場合を示したが、直流電源20は高周波電源又はパルス電源に置き換えてもよい。

【0015】また、蒸着装置等、他の物理気相堆積法（PVD）あるいは化学気相堆積法（CVD）を用いても差し支えない。

10 【0016】更に、前記Ti薄膜の形成過程及びTiの酸化膜の形成過程は別個の基板処理装置で行なっても問題ない。

【0017】次に、図3は高誘電率の材料であるペロブスカイト型(Ba,Pb)(Zr,Ti)O₃薄膜の形成方法を実現するための典型的なマグネトロンスパッタリング装置の一実施例を示す縦断面図である。

【0018】図3において、31は真空容器、32は真空容器31に設けられた開口部で絶縁物33を介して取り付けられたスパッタ電極34のターゲット35が真空容器31の内部に面している。ターゲット35の大気側には図示しないターゲット冷却手段が取り付けられる。36は電磁石、37は電磁石36の電源、38はアノード電極、39は真空容器31に設けられた開口部で基板電極40を取り付ける。15は基板、50は直流電源、52はガス導入手段、53は真空排気手段である。60は真空容器で、図2に示す真空容器1と図3に示す真空容器31とを接続している。

30 【0019】Ti及びTiの酸化膜を形成した基板15を、搬送手段（図示せず）により真空容器60を通り真空容器31に搬送して基板電極40の上に載置し、この状態で真空容器31を真空排気手段53により高真空中に排気した後、ガス導入手段52からArを導入して真空容器31の内部を所定の圧力に維持する。ここで、電源37で電磁石36を励磁する。次に、直流電源50でスパッタ電極34に電力を印加してターゲット35の表面近傍でマグネロン放電を発生させ、ターゲット35をスパッタする。このときターゲットの表面近傍には電磁石36によりマグネロン放電に適した磁界が形成されている。

40 【0020】なお、上記実施例は、直流電源50を用いた場合を示したが、直流電源50は高周波電源又はパルス電源に置き換えてもよい。また、蒸着装置あるいは化学気相堆積法（CVD）等、他の気相堆積法を用いてもよい。

50 【0021】次に、図2の装置構成においてTiの酸化物の薄膜及びTiの薄膜を形成する。まず、Ti、Tiの酸化膜及び高誘電率の薄膜を順に形成した基板15を、搬送手段（図示せず）により真空容器60を通り真空容器31に搬送して基板電極10の上に載置し、基板15をセットした状態で真空容器1を真空排気手段23に

より高真空に排気した後、ガス導入手段 22 から Ar 及び酸素の混合ガスを導入して真空容器 1 の内部を所定の圧力に維持する。ここで、電源 7 で電磁石 6 を励磁する。次に、直流電源 20 でスパッタ電極 4 に電力を印加してターゲット 5 の表面近傍でマグネトロン放電を発生させ、ターゲット 5 をスパッタする。このときターゲットの表面近傍には電磁石 6 によりマグネトロン放電に適した磁界が形成されている。このようなスパッタ成膜において、Ti からなるターゲットを用いた場合、Ti の酸化物の薄膜が基板 15 上にスパッタ形成される。

【0022】続いて、基板 15 をセットした状態で真空容器 1 を真空排気手段 23 により高真空に排気した後、ガス導入手段 22 から Ar ガスを導入して真空容器 1 の内部を所定の圧力に維持する。ここで電源 7 で電磁石 6 を励磁する。次に、直流電源 20 でスパッタ電極 4 に電力を印加してターゲット 5 の表面近傍でマグネトロン放電を発生させ、ターゲット 5 をスパッタする。このときターゲットの表面近傍には電磁石 6 によりマグネトロン放電に適した磁界が形成されている。このようなスパッタ成膜において、Ti からなるターゲットを用いた場合、Ti の薄膜が基板 15 上にスパッタ形成される。

【0023】この結果、前記基板 15 上に Ti、Ti の酸化物、(Ba, Pb)(Zr, Ti) O_3 、Ti の酸化物、及び Ti の各薄膜が順に形成される。

【0024】なお、上記実施例は、直流電源 20 を用いた場合を示したが、直流電源 20 は高周波電源又はパルス電源に置き換えてもよい。

【0025】また、蒸着装置等、他の物理気相堆積法 (PVD) あるいは化学気相堆積法 (CVD) を用いても差し支えない。

【0026】また、(Ba, Pb)(Zr, Ti) O_3 に限らず、温度 273 K から 373 K までの間常誘電体である高誘電率の材料 (望ましくは比誘電率 100 以上) であれば、いずれも使用可能である。

【0027】更に、前記 Ti の酸化膜の形成過程及び Ti 薄膜の形成過程は別個の基板処理装置で行なっても問題ない。

【0028】また、(Ba, Pb)(Zr, Ti) O_3 膜形成後の Ti の酸化膜の形成は省略することも可能であるが、該 Ti 酸化膜を形成した方がキャパシタの上部電極との原子レベルでの相互作用が低く押さえられ好ましい。

【0029】前記図 1 は、本発明の半導体集積回路装置への適用例として、Ti の酸化物の薄膜及び高誘電率の材料の薄膜とから成るキャパシタ誘電体膜の構造を示す。後の工程において図 1 の構造を容量構造 (キャパシタ) に加工する。本実施例は Dynamic Random Access Memory (DRAM) をはじめとする半導体集積回路装置のキャパシタ絶縁膜に用いることができる。この半導体集積回路装置への適用例を図 4 に示す。

【0030】次に、本発明の第二の実施例を図 2、3、

5、6 を参照して説明する。図 5 は基板上に形成した薄膜構成の縦断面図、図 2 は Ti の酸化物の薄膜を形成するスパッタリング装置の縦断面図、図 3 は強誘電体薄膜を形成するスパッタリング装置の縦断面図、図 6 は半導体集積回路への適用例を示す図である。

【0031】前記図 5 に示す構成は以下のようにして形成される。まず Ti の酸化物の薄膜 302 を基板 301 上に被着させた後、続いてその上層に強誘電体薄膜 303 を被着させる。さらに前記強誘電体薄膜 303 上に Ti の酸化膜 304 を形成して、図 5 のような構成を得る。

【0032】第二の実施例において、Ti の酸化物の薄膜を形成するスパッタリング装置は前記第一の実施例における図 2 を使用することができ、前記第一の実施例において高誘電率の材料の薄膜を形成した後の Ti の酸化物の薄膜を形成する方法をそのまま用いることができる。また、強誘電体薄膜を形成するスパッタリング装置は前記第一の実施例における図 3 をそのまま使用することができ、前記第一の実施例と同様の作用・効果を奏する。また、強誘電体薄膜は $Pb(Zr, Ti)O_3$ となり、基板は Ti の酸化膜を形成した基板となる。

【0033】また、 $Pb(Zr, Ti)O_3$ に限らず、温度 273 K から 373 K までの間強誘電体である材料であれば、いずれも使用可能である。

【0034】また、前記強誘電体薄膜を形成した後の Ti の酸化膜の形成は省略することも可能であるが、該 Ti 酸化膜を形成した方がキャパシタの上部電極との原子レベルでの相互作用が低く押さえられより好ましい。

【0035】前記図 5 は、本発明の半導体集積回路装置への適用例として、Ti の酸化膜及び強誘電体薄膜とから成る強誘電体積層膜の構造を示す。後の工程において図 5 の構造を容量構造 (キャパシタ) に加工する。本実施例は強誘電体不揮発性メモリをはじめとする半導体集積回路装置のキャパシタに用いることができる。この半導体集積回路装置への適用例を図 6 に示す。

【0036】

【発明の効果】本発明により、半導体集積回路装置用誘電体薄膜の形成において高誘電率薄膜と Ti の酸化膜層を積層させて形成することによって、前記高誘電率薄膜に所望の電荷を蓄積させ、かつ前記 Ti の酸化膜層によりリーク電流を減少させるような 2 つの効果を同時に与えることができる。

【図面の簡単な説明】

【図 1】基板上に形成した薄膜構成の縦断面図である。

【図 2】Ti 膜及び Ti の酸化膜を形成するスパッタリング装置の縦断面図である。

【図 3】高誘電率材料の薄膜を形成するスパッタリング装置の縦断面図である。

【図 4】半導体集積回路への適用例を示す図である。

【図 5】基板上に形成した薄膜構成の縦断面図である。

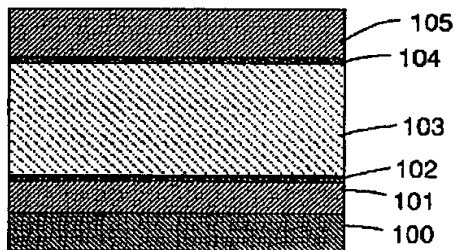
【図 6】 半導体集積回路への適用例を示す図である。

【符号の説明】

- 1, 31, 60…真空容器、
2, 9, 32, 39…開口、
3, 33…絶縁物、
4, 34…スパッタ電極、
5, 35…ターゲット、
6, 36…ターゲットコイル、
7, 37…ターゲットコイル電源、
8, 38…アノード、
10, 40…基板電極、
15…基板、
11, 41…赤外線ランプ、
12, 42…赤外線ランプ電源、
20, 50…スパッタ電源、
22, 52…ガス導入手段、
23, 53…排気手段、

【図 1】

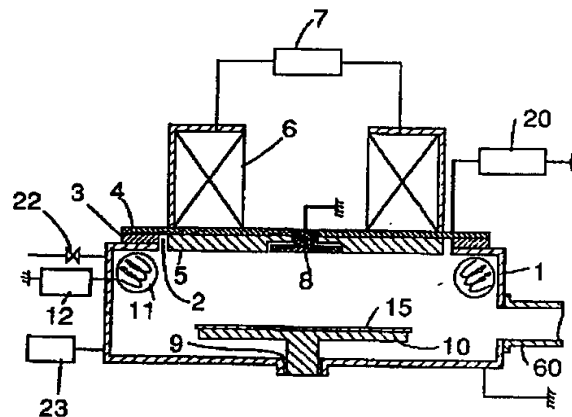
図 1



- 100, 201, 301, 401…基板、
101…Ti 膜、
102, 104, 302, 304, 404, 406…Ti 酸化膜、
103…(Ba, Pb)(Zr, Ti)O₃膜、
202, 402…拡散層、
203…素子分離膜、
204…コンタクトホール、
205…Ti 下部電極、
206…Ti 酸化膜及び (Ba, Pb)(Zr, Ti)O₃膜の積層膜、
10 207…Ti 上部電極、
208…配線、
209…ゲート電極、
210…ビット線、
303, 405…Pb(Zr, Ti)O₃膜、
305, 407…上部電極、
403…下部電極。

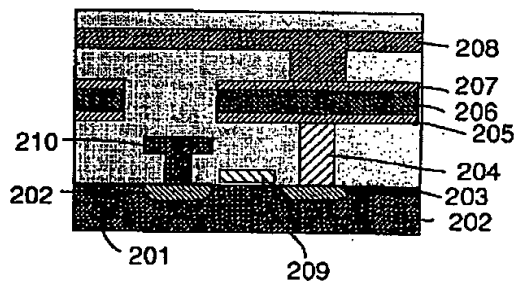
【図 2】

図 2



【図 4】

図 4



【図 5】

図 5

